

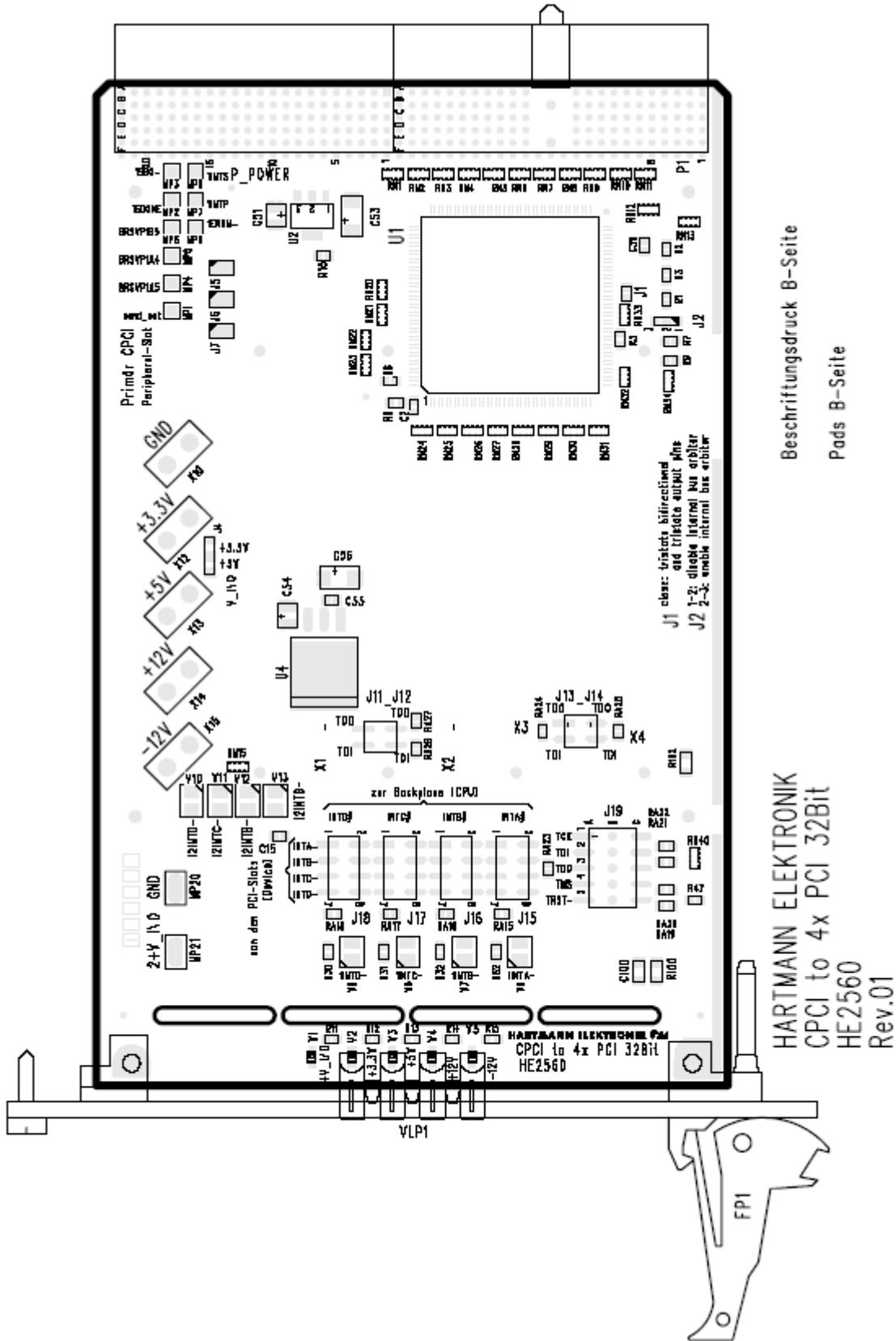
1x *CompactPCI*[®] to 4x PCI
Expansion Unit

CPCI to PCI

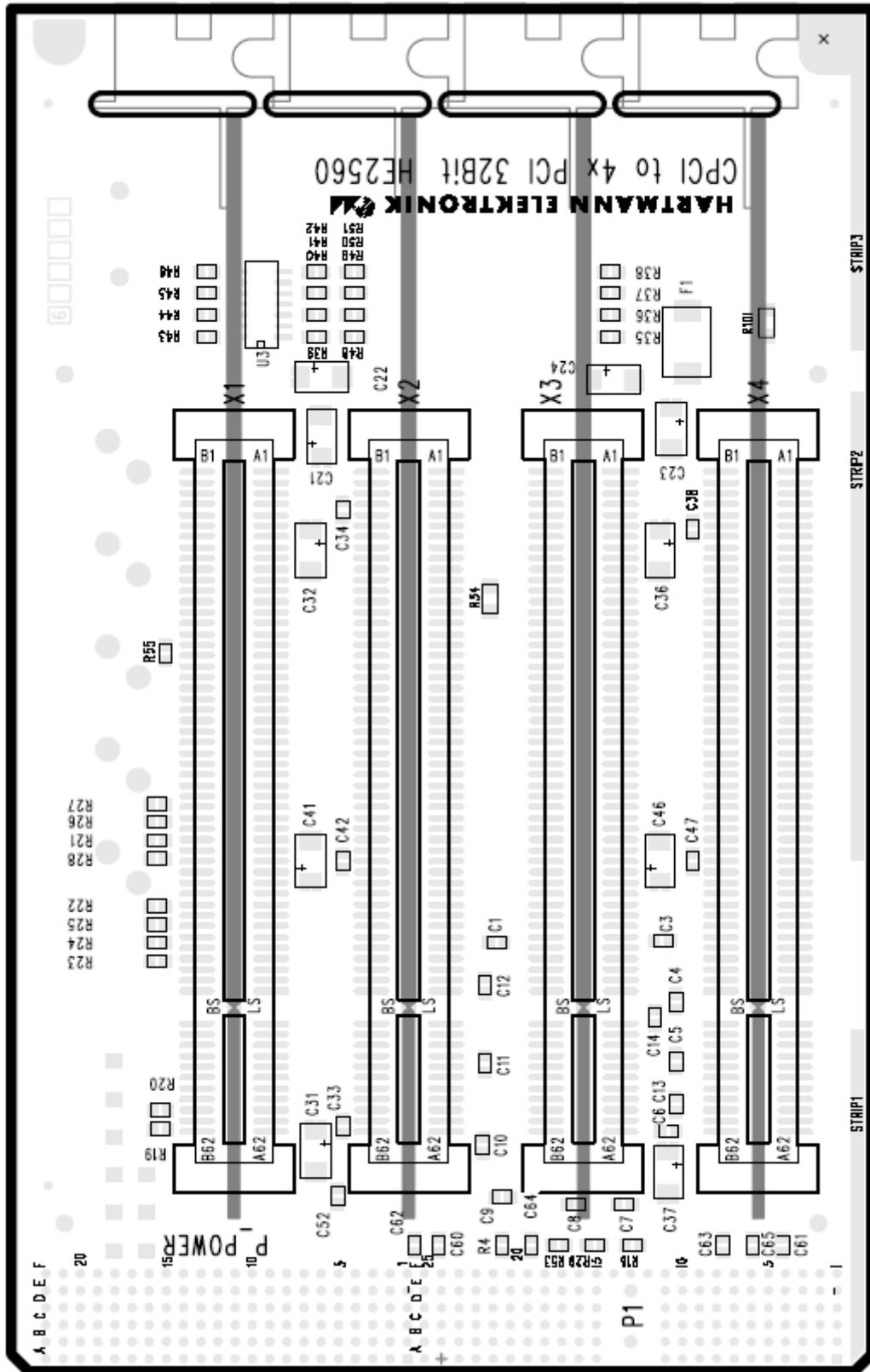


Hardware User Manual

1x CompactPCI[®] to 4x PCI Expansion Unit



1x CompactPCI[®] to 4x PCI Expansion Unit



1x *CompactPCI*[®] to 4x PCI Expansion Unit

CompactPCI Steckverbinder P1

Die Erweiterungskassette wird in einen freien Device-Steckplatz des eines CPCI-Backplanes gesteckt. Am besten geeignet ist ein Backplane mit dem Systemslot rechts, wobei die Kassette dann in den äußersten linken Steckplatz gesteckt wird. Dadurch geht kein Steckplatz verloren und es können auch lange PCI-Karten gesteckt werden.

V(I/O)

Die Kassette verfügt über eine automatische Pegelanpassung für die Signalspannung V(I/O). Sie kann sowohl in ein Backplane mit 3.3V V(I/O) wie auch in einem Backplane mit 5V V(I/O) betrieben werden. Der sekundäre PCI-Bus ist für den Betrieb mit V(I/O)=5V voreingestellt. Eine 3.3V Variante erhalten Sie auf Anfrage.

Spannungsversorgung

Für den Betrieb der Bridge ist nur die 5V Versorgung erforderlich.

Die LEDs V1 bis V5 zeigen die angelegten Spannungen an. Es müssen mindestens die LED V3=5V und V1=V(I/O) leuchten.

Die Spannungen +/-12V und 3.3V müssen nur dann vorhanden sein, wenn sie von den PCI-Baugruppen in der Kassette benötigt werden.

Zusätzliche Stromeinspeisung über X11 bis X15

Der maximale Strom, welchen ein CPCI-Steckplatz liefern kann, beträgt:

+5V	8A
+3.3V	10A
+12V	1A
-12V	1A

Wenn die Baugruppen, welche in die PCI-Steckplätze gesteckt werden, mehr als den oben angegebenen Strom aufnehmen, dann muss über die Flachsteckzungen X11 bis X15 eine zusätzliche Stromzuführung durch entsprechende Verdrahtung erfolgen.

Optionale 3.3V Spannungsversorgung

Optional kann auf der Baugruppe eine 3.3V / 3A Spannungsversorgung bestückt werden (U4, C54-56). Durch Auftrennen des Jumpers J5 kann diese optionale Versorgung zwischen dem CPCI-Backplane und den PCI-Steckplätzen getrennt werden.

CompactPCI Connector P1

The expansion unit is inserted in a free device slot of a CPCI backplane. It is best used with a backplane that has the host on the right side. The unit is then inserted in the first slot on the left. No slots are lost in this manner, and even long PCI cards can be inserted.

V(I/O)

The expansion unit has an automatic signal voltage V(I/O) level adaptation feature. It can be operated in backplanes with 3.3V V(I/O) or 5V V(I/O).

The secondary PCI bus is preset for operation with V(I/O)=5V. A 3.3V variant is available upon request.

Voltage Supply

Only the 5V supply is required to operate the bridge.

The LEDs V1 to V5 indicate the voltages present. As a minimum, the LEDs V3=5V and V1=V(I/O) must be lit.

The +/-12V and 3.3V voltages are only required if they are needed for the PCI assemblies in the expansion unit.

Additional Current Injection via X11 to X15

The maximum current a CPCI slot can supply is:

+5V	8A
+3.3V	10A
+12V	1A
-12V	1A

If the assemblies inserted in the PCI slots consume more than the currents listed above, then an additional current injection via the Faston quick-connect terminals X11 to X15 is required and must be wired accordingly.

Optional 3.3V Voltage Supply

As an option, a 3.3V / 3A voltage supply can be implemented on the assembly (U4, C54-56). Open jumper J5 to disconnect this optional supply between the CPCI backplane and the PCI slots.

1x *CompactPCI*[®] to 4x PCI Expansion Unit

Jumper J1

Einstellungen am Jumper J1 sind anwenderseitig nicht erforderlich.

Mit diesem Jumper kann der sekundäre PCI-Bus hochohmig geschaltet werden.

Standardmäßig ist der Jumper offen.

Jumper J2

Einstellungen am Jumper J2 sind anwenderseitig nicht erforderlich.

Mit diesem Jumper kann der interne Arbitrer des Bridge-Bausteins abgeschaltet werden.

Standardmäßig ist der Jumper in Stellung 2-3 geschlossen.

Jumper J4

Einstellungen am Jumper J4 sind anwenderseitig nicht erforderlich.

Mit diesem Jumper wird die V(I/O) Spannung für den sekundären PCI-Bus festgelegt.

Standardmäßig ist der Jumper in Stellung 1-2 (sekundäre V(I/O)=5V) geschlossen.

JTAG Jumper J11-J14

Einstellungen an den Jumpers J11-J14, sind anwenderseitig für den PCI-Bus-Betrieb nicht erforderlich.

Mit den Jumpers J11 bis J14 wird die JTAG Kette TDI / TDO an den Steckplätzen X1 bis X4 kurzgeschlossen. Standardmäßig sind die Jumper geschlossen.

JTAG Jumper J19

In der Grundeinstellung (siehe Zeichnung) ist der JTAG-Bus, welcher vom CPCI-Backplane her kommt, **nicht** mit dem JTAG-Bus, welcher zu den PCI-Steckplätzen geht, **verbunden**.

Der Jumper auf den Pins A2-A3 verbindet TDI mit TDO vom CPCI-Bus. Die Jumper B1-C1 bis B5-C5 legen am JTAG-Bus der PCI-Steckplätze die erforderlichen PULL-UP / PULL-DOWN Widerstände an.

Wenn Sie die Jumper in die Stellung A1-B1 bis A5-B5 legen, dann ist der JTAG-Bus von den PCI-Steckplätzen mit dem JTAG-Bus vom CPCI-Backplane verbunden.

Jumper J1

User adjustment of jumper J1 is not required.

This jumper is used for high-impedance switching of the secondary PCI bus.

The standard jumper position is ,open'.

Jumper J2

User adjustment of jumper J2 is not required.

This jumper is used to switch off the internal arbiter of the bridge module.

In the standard position, this jumper connects pins 2-3.

Jumper J4

User adjustment of jumper J4 is not required.

This jumper is used to determine the V(I/O) voltage for the secondary PCI bus.

In the standard position, this jumper connects pins 1-2 (secondary V(I/O)=5V).

JTAG Jumper J11-J14

User adjustments of jumpers J11-J14 are not required for PCI bus operation.

Jumpers J11 to J14 are used to short the TDI / TDO JTAG chain in slots X1 to X4.

The standard position of these jumpers is ,closed'.

JTAG Jumper J19

*In the basic configuration (see drawing), the JTAG bus from the CPCI backplane is **not connected** through to the JTAG bus from the PCI bus.*

The jumper over the pins A2-A3 connects TDI to TDO from the CPCI bus. The jumpers B1-C1 to B5-C5 connect the required PULL-UP / PULL-DOWN resistances to the JTAG bus of the PCI slots.

If the jumpers are placed in the positions A1-B1 to A5-B5, then the JTAG bus from the PCI slots is connected to the JTAG bus from the CPCI backplane.

1x *CompactPCI*[®] to 4x PCI Expansion Unit

INTERRUPT Jumper J15 bis J18

Interrupts, welche vom sekundären zu primären Bus laufen, werden 1:1 durchgeschaltet. (Das ist die vorgegebene Jumperstellung wie aus der Abbildung sichtbar.)

Sollten Sie ein BIOS einsetzen, welches das Interrupt-Handling über Bridges hinweg nicht entsprechend den Tabellen von INTEL / MICROSOFT verbindet, dann können Sie eine entsprechende Anpassung mit der Jumper-Matrix J15 bis J18 vornehmen.

Vertikal liegen an der Jumpermatrix die von den PCI-Slots kommenden Interrupts an, horizontal sind die zum CPCI-Backplane gehenden Interrupts angeordnet. Die meisten PCI-Baugruppen benutzen nur eine Interrupt-Leitung. Nachfolgend beschrieben ist die Zuordnung der 1. Interrupt-Leitung zu den entsprechenden PCI-Slots:

PCI Slot	IDSEL	1. INTERRUPT
X1	AD31	INTD-
X2	AD30	INTC-
X3	AD29	INTB-
X4	AD28	INTA-

Sicherung F1

Zwischen der primären (CPCI-Bus) und sekundären (PCI-Bus) +12V-Versorgung ist eine POLY-SWITCH Sicherung (1.25A) auf der Baugruppe integriert.

Gehäuse - Masse

Der FRAME-GND (Frontplatte) ist an den LOGIC-GND über einen 1Mohm Widerstand (R100) und einen 10nF Kondensator (C100) angeschlossen.

BIOS

Das verwendete BIOS muss kompatibel zur PCI-Spezifikation 2.1 sein, damit Geräte hinter einer PCI to PCI Brücke erkannt werden.

WINDOWS NT

Aktivieren Sie den Schalter PLUG and PLAY BIOS in der Systemsteuerung, damit WINDOWS NT Geräte hinter einer PCI to PCI Brücke erkennt.

INTERRUPT Jumpers J15 to J18

Interrupts from the secondary to the primary bus are passed through 1:1. (This is the default jumper setting shown in the figure.)

If you are using a BIOS that does not link interrupt handling across bridges according to the INTEL / MICROSOFT tables, you can set the jumper matrix J15 to J18 accordingly.

Vertically, the interrupts at the jumper matrix are from the PCI slots, while the interrupts to the CPCI backplane are arranged horizontally.

Most PCI assemblies use only one interrupt line. The table below shows the assignments of the 1st interrupt line to the corresponding PCI slots:

PCI Slot	IDSEL	1st INTERRUPT
X1	AD31	INTD-
X2	AD30	INTC-
X3	AD29	INTB-
X4	AD28	INTA-

Fuse F1

A POLY-SWITCH fuse (1.25A) is integrated on the assembly between the primary (CPCI bus) and secondary (PCI bus) +12V supply.

Frame Ground

The FRAME-GND (front panel) is connected to LOGIC-GND via a 1Mohm resistor (R100) and a 10nF capacitor (C100).

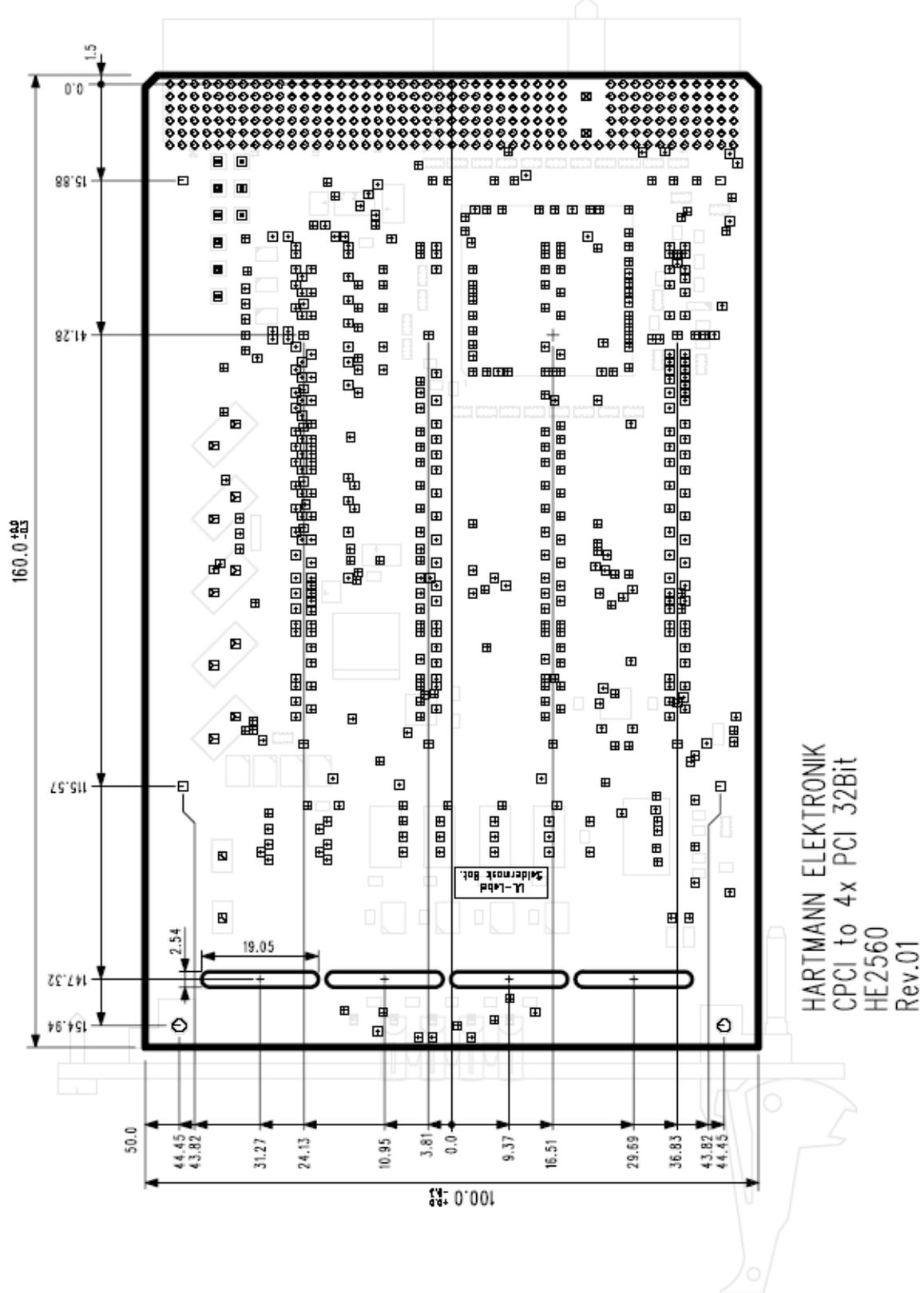
BIOS

The BIOS used must be compatible with PCI specification 2.1 so that devices after a PCI-to-PCI bridge can be recognized.

WINDOWS NT

Activate the PLUG and PLAY BIOS switch in the control panel to enable WINDOWS NT to recognize devices after a PCI-to-PCI bridge.

1x *CompactPCI*[®] to 4x PCI Expansion Unit



Abmessungen

Dimensions